

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-038679

(43)Date of publication of application : 08.02.2000

(51)Int.Cl. C23C 16/50  
C23C 16/54  
G03G 5/082  
H01L 21/205

(21)Application number : 10-221071

(71)Applicant : CANON INC

(22)Date of filing : 21.07.1998

(72)Inventor : FUJIOKA YASUSHI

SAKAI AKIRA

OKABE SHOTARO

KODA YUZO

SAWAYAMA TADASHI

KANAI MASAHIRO

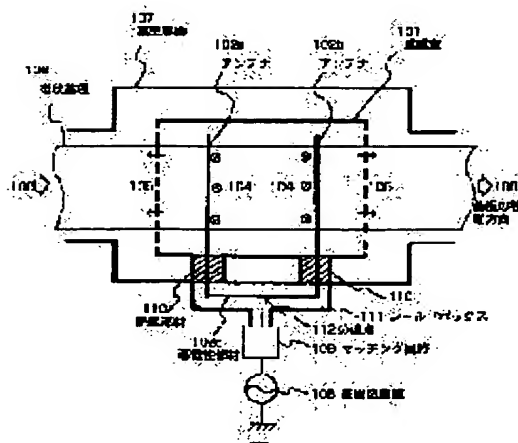
## (54) FORMATION OF DEPOSITED FILM AND DEPOSITED FILM FORMING DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a deposited film forming method in which problems caused when forming a semiconductor film by using high frequency electric power of VHF frequency are solved and capable of forming a deposited film of high quality excellent in uniformity and having excellent characteristics small in defects over a large area at a high speed and to provide a deposited film forming device.

**SOLUTION:** In a deposited film forming method or a deposited film forming device in which a feedstock gas is introduced into a film forming space 101, high frequency electric power is applied thereto, and, by a plasma CVD method, a semiconductor film is deposited on a substrate 103 moving in the film forming space, as the high frequency electric power, that of VHF frequency is used, the high frequency electric power is applied in the

substrate moving direction 106 from plural places in the film forming space to deposit the semiconductor film on the substrate.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-38679

(P2000-38679A)

(43)公開日 平成12年2月8日(2000.2.8)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード(参考)
C 2 3 C	16/50	C 2 3 C	16/50
	16/54		16/54
G 0 3 G	5/082	G 0 3 G	5/082
H 0 1 L	21/205	H 0 1 L	21/205

審査請求 未請求 請求項の数13 F D (全 10 頁)

(21)出願番号 特願平10-221071

(22)出願日 平成10年7月21日(1998.7.21)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 藤岡 靖

京都府相楽郡木津町兜台7丁目14番13号

(72)発明者 酒井 明

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 岡部 正太郎

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(74)代理人 100105289

弁理士 長尾 達也

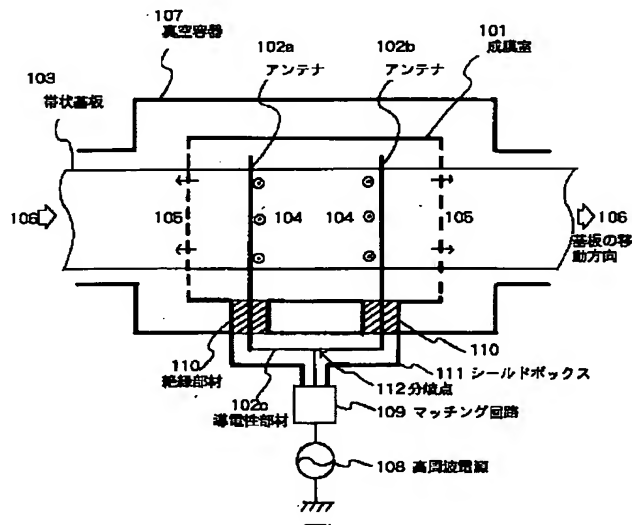
最終頁に続く

(54)【発明の名称】 堆積膜形成方法および堆積膜形成装置

(57)【要約】

【課題】本発明は、VHF周波数の高周波電力を用いて半導体膜を形成する場合の問題点を解決し、大面積にわたって高速に、高品質で優れた均一性を有し、欠陥の少ない優れた特性を有する堆積膜を形成することができる堆積膜形成方法および堆積膜形成装置を提供することを目的としている。

【解決手段】本発明は、成膜空間内に原料ガスを導入し、高周波電力を印加してプラズマCVD法により前記成膜空間内を移動する基板上に半導体膜を堆積する堆積膜形成方法または堆積膜形成装置において、前記高周波電力をVHF周波数の高周波電力とし、該高周波電力を前記基板移動方向に前記成膜空間内の複数箇所から印加し、前記基板上に半導体膜を堆積することを特徴とするものである。



## 【特許請求の範囲】

【請求項 1】成膜空間内に原料ガスを導入し、高周波電力を印加してプラズマ CVD 法により前記成膜空間内を移動する基板上に半導体膜を堆積する堆積膜形成方法において、前記高周波電力を VHF 周波数の高周波電力とし、該高周波電力を前記基板移動方向に前記成膜空間内の複数箇所から印加し、前記基板上に半導体膜を堆積することを特徴とする堆積膜形成方法。

【請求項 2】前記成膜空間内の複数箇所からの印加は、1 つの電源から分割した高周波電力によって行われることを特徴とする請求項 1 に記載の堆積膜形成方法。

【請求項 3】前記成膜空間内の複数箇所からの印加は、前記成膜空間外で 1 つの電源から分割した高周波電力によって行われることを特徴とする請求項 1 に記載の堆積膜形成方法。

【請求項 4】前記基板が長尺状基板であることを特徴とする請求項 1 ～請求項 3 のいずれか 1 項に記載の堆積膜形成方法。

【請求項 5】前記半導体膜がシリコン系非単結晶半導体膜であることを特徴とする請求項 1 ～請求項 4 のいずれか 1 項に記載の堆積膜形成方法。

【請求項 6】前記シリコン系非単結晶半導体膜を、放電による分解率の異なる複数の混合ガスを原料ガスとして形成することを特徴とする請求項 5 に記載の堆積膜形成方法。

【請求項 7】少なくとも成膜空間と、該成膜空間への原料ガス導入手段と、該成膜空間内に導入された原料ガスを分解するための高周波電力の印加手段とを備え、プラズマ CVD 法により前記成膜空間内を移動する基板上に半導体膜を堆積する堆積膜形成装置において、前記高周波電力の印加手段が、VHF 周波数の高周波電力を放射するアンテナであり、該アンテナが前記成膜空間内で前記基板の移動方向に複数設けられていることを特徴とする堆積膜形成装置。

【請求項 8】前記アンテナへの高周波電力の供給が、1 つの電源から分割して供給されるように構成されていることを特徴とする請求項 7 に記載の堆積膜形成装置。

【請求項 9】前記アンテナへの高周波電力の供給が、前記成膜空間外で 1 つの電源から分割して供給されるように構成されていることを特徴とする請求項 7 に記載の堆積膜形成装置。

【請求項 10】前記基板が長尺状基板であることを特徴とする請求項 7 ～請求項 9 のいずれか 1 項に記載の堆積膜形成装置。

【請求項 11】前記半導体膜がシリコン系非単結晶半導体膜で形成されていることを特徴とする請求項 7 ～請求項 10 のいずれか 1 項に記載の堆積膜形成装置。

【請求項 12】前記シリコン系非単結晶半導体膜が、放電による分解率の異なる複数の混合ガスを原料ガスとし

て形成されていることを特徴とする請求項 11 に記載の堆積膜形成装置。

【請求項 13】前記アンテナは、該アンテナの長手方向と前記成膜空間内に導入された原料ガスの流れ方向とが交わるように、または、該アンテナの長手方向と前記基板の移動方向とが交わるように前記成膜空間内に設けられていることを特徴とする請求項 7 ～請求項 12 のいずれか 1 項に記載の堆積膜形成装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、基板上に半導体薄膜の積層膜を連続的に製造する堆積膜形成方法および装置に関し、例えば薄膜太陽電池に用いるアモルファスシリコン、アモルファスシリコンゲルマニウム、アモルファス炭化シリコン、微結晶シリコン等の非単結晶シリコン系半導体積層膜をプラズマ CVD 法によって連続的に製造する方法および装置に関する。

## 【0002】

【従来の技術】Si 系非単結晶半導体は単結晶半導体よりも製造コストが安い等の利点があるため、太陽電池を始めとする光電変換素子等の半導体層として注目を集めている。特に、アモルファスシリコン (a-Si) を用いた太陽電池は、フォスフィン (PH<sub>3</sub>)、ジボラン (B<sub>2</sub>H<sub>6</sub>) 等のドーパントガスとなる元素を含む原料ガスを主原料ガスであるシラン等に混合してグロー放電分解することにより所望の導電型を有する半導体膜が得られ、所望の基板上にこれらの半導体膜を順次積層形成することによって容易に半導体接合が形成でき、単結晶シリコン、多結晶シリコンを用いた場合よりもかなり安価に製造できる。このような非単結晶半導体を用いた素子を実用化するためには、良好な特性を有する半導体薄膜を再現性良く、しかも高速に成膜する方法が要求される。特に、大面積の太陽電池を製造するためには、上記要求を満たすことは必須であるといえる。

【0003】グロー放電分解を行って堆積膜を形成する際には、主に 13.56 MHz 等の RF (ラジオ周波数) グロー放電分解法が広く利用されている。この方法は、高品質の半導体膜を成膜するには適しているものの、成膜速度を大きくすることが困難である。従って、RF グロー放電分解法は、大面積の太陽電池を大量生産するために充分な方法であるとはいえない。一方、高速で高品質の堆積膜を形成する方法として、マイクロ波を用いたプラズマプロセスが注目されている。マイクロ波は波長が短いため、RF を用いた場合より成膜室内での電力密度を高めることが可能であり、プラズマを効率よく発生させ、持続させることに適している。しかしながら、マイクロ波は波長が短いため、プラズマ密度の不均一性が生じ易く、その制御が困難であるという問題点を有している。

【0004】上述したような問題点を同時に解決する方

法として、VHF周波数の高周波電力を用いて半導体膜を形成するプラズマプロセスによる半導体膜の成膜法がある。近年、VHF周波数を用いたプラズマCVD法が注目されている。例えば、Amorphous Silicon Technology 1992 p15~p26 (Materials Research Society Symposium Proceedings Volume 258) には、放電周波数を13.56MHzのRFからVHF周波数にすることによって、成膜速度を格段に高めることができ、高速で良好な堆積膜を形成可能になると報告されている。かかる成膜法を用いることによって、マイクロ波を用いた場合と同等のスピードで、RFグロー放電分解法同様の膜質を実現することが可能である。

#### 【0005】

【発明が解決しようとする課題】ところで、VHF周波数の高周波電力を成膜室内に導入しようとする場合、アンテナを用いるのが実用的である。しかしながら、ロール・ツー・ロール方式などで長尺状の基板上に半導体膜を形成する場合に、一本のアンテナを用いて成膜室内にVHF周波数の高周波電力を導入すると、以下のような問題点が生じる。即ち、生産性を高めるために基板送り速度を大きくすると、必然的に成膜室を大きくせざるをえず、プラズマが不均一となり、成膜速度分布や膜特性分布などのムラが大きくなる。その結果、半導体膜の特性、ひいては素子特性が低下してしまうという問題が生じる。

【0006】そこで、本発明は、VHF周波数の高周波電力を用いて半導体膜を形成する場合の上記課題を解決し、大面積にわたって高速に、高品質で優れた均一性を有し、欠陥の少ない優れた特性を有する堆積膜を形成することができる堆積膜形成方法および堆積膜形成装置を提供することを目的としている。

#### 【0007】

【課題を解決するための手段】本発明は、上記課題を達成するために、堆積膜形成方法および堆積膜形成装置を、つぎのように構成したことを特徴とするものである。すなわち、本発明の堆積膜形成方法は、成膜空間内に原料ガスを導入し、高周波電力を印加してプラズマCVD法により前記成膜空間内を移動する基板上に半導体膜を堆積する堆積膜形成方法において、前記高周波電力をVHF周波数の高周波電力とし、該高周波電力を前記基板移動方向に前記成膜空間内の複数箇所から印加し、前記基板上に半導体膜を堆積することを特徴としている。また、本発明の堆積膜形成方法は、前記成膜空間内の複数箇所からの印加は、1つの電源から分割した高周波電力によって行われることを特徴としている。また、本発明の堆積膜形成方法は、前記成膜空間内の複数箇所からの印加は、前記成膜空間外で1つの電源から分割した高周波電力によって行われることを特徴としている。

また、本発明の堆積膜形成方法は、前記基板が長尺状基板であることを特徴としている。また、本発明の堆積膜形成方法は、前記半導体膜がシリコン系非単結晶半導体膜であることを特徴としている。また、本発明の堆積膜形成方法は、前記シリコン系非単結晶半導体膜を、放電による分解率の異なる複数の混合ガスを原料ガスとして形成することを特徴としている。

【0008】また、本発明の堆積膜形成装置は、少なくとも成膜空間と、該成膜空間への原料ガス導入手段と、該成膜空間内に導入された原料ガスを分解するための高周波電力の印加手段とを備え、プラズマCVD法により前記成膜空間内を移動する基板上に半導体膜を堆積する堆積膜形成装置において、前記高周波電力の印加手段が、VHF周波数の高周波電力を放射するアンテナであり、該アンテナが前記成膜空間内で前記基板の移動方向に複数設けられていることを特徴としている。また、本発明の堆積膜形成装置は、前記アンテナへの高周波電力の供給が、1つの電源から分割して供給されるように構成されていることを特徴としている。また、本発明の堆積膜形成装置は、前記アンテナへの高周波電力の供給が、前記成膜空間外で1つの電源から分割して供給されるように構成されていることを特徴としている。また、本発明の堆積膜形成装置は、前記基板が長尺状基板であることを特徴としている。また、本発明の堆積膜形成装置は、前記半導体膜がシリコン系非単結晶半導体膜で形成されていることを特徴としている。また、本発明の堆積膜形成装置は、前記シリコン系非単結晶半導体膜が、放電による分解率の異なる複数の混合ガスを原料ガスとして形成されていることを特徴としている。また、本発明の堆積膜形成装置は、前記アンテナは、該アンテナの長手方向と前記成膜空間内に導入された原料ガスの流れ方向とが交わるように、または、該アンテナの長手方向と前記基板の移動方向とが交わるように前記成膜空間内に設けられていることを特徴としている。

#### 【0009】

【発明の実施の形態】本発明は、上記したように、VHF周波数の高周波電力を基板移動方向に成膜空間内の複数箇所から印加し、基板上に半導体膜を堆積するように構成することによって、一本のアンテナを用いて成膜室内にVHF周波数の高周波電力を導入した場合のような問題を生じることなく、上記した本発明の課題を達成することができる。

【0010】以下、図面を用いて本発明の実施の形態を説明する。図4は堆積膜形成装置の一例で、その図4

(a) は一つの成膜室内にVHFアンテナを一本だけ設けたものの一例を示す模式的な断面図であり、図4

(b) は基板搬送方向に対する堆積速度の分布を示すグラフである。図4(a)中、401は成膜室、402はVHFアンテナ、403は基板、404は原料ガスの導入方向、405はガスの排気方向、406は基板の移動

方向を示す。ここで402のアンテナは帯状基板403の幅方向に長い棒状の形状で不図示のVHF発振器から整合回路を介してVHF電力が投入される。図4(a)に示すように、VHFアンテナ402を一本だけ設けると、成膜室401の基板移動方向の寸法が大きくなった場合に、アンテナ402に垂直な方向に成膜速度分布や膜特性分布などのムラが大きくなってしまふおそれがある。前述したように、生産性を高めるために基板送り速度を大きくすると、必然的に成膜室が401の基板移動方向の寸法が大きくなり、こういった問題が生じ易い。図4(b)にこのような構成による場合の成膜速度分布を示す。本例では、基板の移動方向406と垂直にVHFアンテナ402を設けているので、基板の移動方向406に沿って成膜速度分布が生じることになる。

【0011】このような問題点を解決するために、基板送り速度の増大に応じて成膜室の数を増やすという方法が考えられる。図5(a)は、成膜室の数を増やしたものの一例を示す模式的な断面図である。図5(a)中、501a、501bは成膜室、502a、502bはVHFアンテナ、503は基板、504は原料ガスの導入方向、505はガスの排気方向、506は基板の移動方向である。図5(a)に示すように、複数の成膜室501a、501bを設け、それぞれの成膜室内にVHFアンテナ502a、502bを設けることによって、成膜速度分布などのムラを抑えることが可能となる。図5

(b)にこのような構成による場合の成膜速度分布を示す。図4の場合と比較して、成膜速度のムラが抑えられていることがわかる。しかしながら、一つの成膜室の大きさを制限し、複数の成膜室を設けることによって、ムラを抑えることが可能になるが、かかる方法には、次のような問題点が残されている。即ち、成膜室の内壁などの基板503以外の部分に付着する膜が多くなる点や、アンテナを複数設けることから電源が複数必要となる点、等である。これらの点は、コストアップにつながるため、好ましくない。

【0012】以上のことから、本発明は、図6(a)に示すように、一つの成膜室内に複数のアンテナを設けることによって、成膜速度分布などのムラを小さくするとともに、基板以外への膜の付着を低減するようにしたものである。図6(a)はかかる場合の一例を示す模式的な断面図である。図6(a)中、601は成膜室、602a、602bはVHFアンテナ、603は基板、604は原料ガスの導入方向、605はガスの排気方向、606は基板の移動方向である。図6(a)のようにすることによっても、成膜速度分布などのムラを小さくすることができる。図6(b)にこのように構成した場合の成膜速度分布を示す。図4の場合と比較して、成膜速度のムラが抑えられていることがわかる。

【0013】本発明においては、さらに、アンテナの長手方向と成膜室内でのガスの流れ方向とが交わるよう

に、或いは、アンテナの長手方向と基板の移動方向とが交わるようにすることによって、より効果的にムラを抑制するようにすることができる。また、複数のアンテナを用いることによって、特に原料ガス中に複数のガス種(例えばSiとGe、SiとC等)が含まれている場合に、製造された半導体薄膜の膜厚方向での組成ムラを低減できるという顕著な効果がある。複数のアンテナを用いる場合に、それぞれのアンテナに電源を設けた場合を図7に示す。図中701~706は図6の601~606に対応している。また、図中707は真空容器、708a、708bは高周波電源(VHF発振器)、709a、709bはマッチング回路、710は絶縁封止材、711はシールドボックスを示す。この様に各アンテナに対して電源を設けるとコストが高くなるので、複数のアンテナに一つの電源から電力を供給することが好ましい。その際、全てのアンテナに一つの電源から電力を供給することがさらに好ましいが、アンテナの数が多い場合には、いくつかのアンテナのグループ毎に電源を設けるようにしてもよい。

【0014】複数のアンテナに一つの電源から電力を供給する例について以下に説明する。図8(a)は、二本のアンテナに一つの電源から電力を供給する例を示す模式的な平面図である。図8(a)中、801は成膜室、802a、802bはVHFアンテナ、802cはVHFアンテナに電力を供給するための導電性部材であり、本例では、アンテナ802a、802bと一体となっている。また、803は基板である。812は分岐点である。本例では、アンテナが複数設けられているので、基板の長手方向でのムラは低減されている。しかしながら、導電性部材802cが基板803の近傍に設けられており、アンテナ同様の役割を果たしてしまうため、基板803の幅方向での膜厚ムラを生じてしまふおそれがある。このような幅方向で生じうる堆積速度のムラを図8(b)に示す。図8(b)に示すように、導電性部材802c近傍で膜厚が厚くなってしまふおそれがある。また、本例のように分岐点812を成膜空間内に設けると、分岐点近傍が加熱し、パワーロスを招く恐れがある。このようなことから、分岐点及び導電性部材は成膜空間外に設けることが好ましい。

【0015】以下、成膜空間外に分岐点及び導電性部材を設ける例を図1、図2を用いて説明する。図1、図2はいずれも成膜空間外に分岐点及び導電性部材を設けた例を示す模式的な平面図である。図1中、107は真空容器、101は成膜室、102a、102bはVHFアンテナ、102cは導電性部材、103は基板、112は分岐点、108は電源、110は絶縁部材、111はシールドボックスである。また図2中、201~212は図1の101~112に対応している。図1、図2において、成膜室101、201内が成膜空間となっている。いずれの例でも、分岐点及び導電性部材を成膜空間

外に設けることによって、アンテナ以外での放電の発生を防止し、また分岐点近傍での加熱を防いでいる。図1、図2の違いは分岐点が真空容器の外部で行われるか、内部で行われるかという点にある。成膜空間外に分岐点及び導電性部材を設ける方法は、上記に限らない。例えば、図3(a)～図3(c)に示すようにすることができる。図3(a)では、アンテナ及び導電性部材をフォーク状に形成し一度に多く分岐している。また、図3(b)では数回に分けて分岐している。図3(c)ではアンテナ及び導電性部材をラダー状に形成し分岐した

先で集合している。  
【0016】本発明において、プラズマCVD法に用いる、VHF周波数の高周波電力の周波数としては、従来、一般的に用いられている13.56MHz等のRF周波数よりも高く、2.45GHz等のマイクロ波も周波数よりも低い周波数範囲を指し、好ましくは30MHz乃至500MHz、より好ましくは100MHz乃至500MHzの周波数範囲である。その範囲の中でも、プラズマ密度を高め、堆積速度の向上を望む場合には比較的高い周波数領域のより長い波長を用い、大面積の均一性を望む場合には、比較的低い周波数領域を選択して使用する。

【0017】本発明において、シリコン系非単結晶半導体膜を堆積させるための原料ガスとしては、具体的にシリコン原子を含有するガス化し得る化合物としては、鎖状または環状シラン化合物が用いられる。具体的には例えば、 $\text{SiH}_4$ 、 $\text{Si}_2\text{H}_6$ 、 $\text{SiF}_4$ 、 $\text{SiFH}_3$ 、 $\text{SiF}_2\text{H}_2$ 、 $\text{SiF}_3\text{H}$ 、 $\text{Si}_3\text{H}_8$ 、 $\text{SiD}_4$ 、 $\text{SiHD}_3$ 、 $\text{SiH}_2\text{D}_2$ 、 $\text{SiH}_3\text{D}$ 、 $\text{SiFD}_3$ 、 $\text{SiF}_2\text{D}_2$ 、 $\text{Si}_2\text{D}_3\text{H}_3$  ( $\text{SiF}_2$ )<sub>5</sub>、( $\text{SiF}_2$ )<sub>6</sub>、( $\text{SiF}_2$ )<sub>4</sub>、 $\text{Si}_2\text{F}_6$ 、 $\text{Si}_3\text{F}_8$ 、 $\text{Si}_2\text{H}_2\text{F}_4$ 、 $\text{Si}_2\text{H}_3\text{F}_3$ 、 $\text{SiCl}_4$ 、( $\text{SiCl}_2$ )<sub>5</sub>、 $\text{SiBr}_4$ 、( $\text{SiBr}_2$ )<sub>5</sub>、 $\text{Si}_2\text{Cl}_6$ 、 $\text{SiHCl}_3$ 、 $\text{SiH}_2\text{Br}_2$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{Si}_2\text{Cl}_3\text{F}_3$ などのガス状態のまたは容易にガス化し得るものが挙げられる。尚、ここで、Dは重水素を表す。

【0018】また、シリコン系非単結晶半導体として、非単結晶シリコンゲルマニウムを堆積する際の原料ガスとして、具体的にゲルマニウム原子を含有するガス化し得る化合物としては $\text{GeH}_4$ 、 $\text{GeD}_4$ 、 $\text{GeF}_4$ 、 $\text{GeFH}_3$ 、 $\text{GeF}_2\text{H}_2$ 、 $\text{GeF}_3\text{H}$ 、 $\text{GeHD}_3$ 、 $\text{GeH}_2\text{D}_2$ 、 $\text{GeH}_3\text{D}$ 、 $\text{Ge}_2\text{H}_6$ 、 $\text{Ge}_2\text{D}_6$ 等が挙げられる。また、シリコン系非単結晶半導体として、非単結晶炭化シリコンを堆積する際の原料ガスとして、具体的に炭素原子を含有するガス化し得る化合物としては $\text{CH}_4$ 、 $\text{CD}_4$ 、 $\text{C}_n\text{H}_{2n+2}$  (nは整数)、 $\text{C}_n\text{H}_{2n}$  (nは整数)、 $\text{C}_2\text{H}_2$ 、 $\text{C}_6\text{H}_6$ 、 $\text{CO}_2$ 、 $\text{CO}$ 等が挙げられる。

【0019】また、半導体膜の価電子制御するためにp型層またはn型層に導入される物質としては周期率表第III族原子及び第V族原子が挙げられる。第III族原子導

入用の出発物質として有効に使用されるものとしては、具体的にはホウ素原子導入用としては、 $\text{B}_2\text{H}_6$ 、 $\text{B}_4\text{H}_{10}$ 、 $\text{B}_5\text{H}_9$ 、 $\text{B}_5\text{H}_{11}$ 、 $\text{B}_6\text{H}_{10}$ 、 $\text{B}_6\text{H}_{12}$ 、 $\text{B}_6\text{H}_{14}$ 等の水素化ホウ素、 $\text{BF}_3$ 、 $\text{BCl}_3$ 等のハロゲン化ホウ素等を挙げることができる。このほかに $\text{AlCl}_3$ 、 $\text{GaCl}_3$ 、 $\text{InCl}_3$ 、 $\text{TlCl}_3$ 等も挙げることができる。特に $\text{B}_2\text{H}_6$ 、 $\text{BF}_3$ が適している。第V族原子導入用の出発物質として有効に使用されるのは、具体的には磷原子導入用としては $\text{PH}_3$ 、 $\text{P}_2\text{H}_4$ 等の水素化磷、 $\text{PH}_4\text{I}$ 、 $\text{PF}_3$ 、 $\text{PF}_5$ 、 $\text{PCl}_3$ 、 $\text{PCl}_5$ 、 $\text{PBr}_3$ 、 $\text{PBr}_5$ 、 $\text{PI}_3$ 等のハロゲン化磷が挙げられる。このほか $\text{AsH}_3$ 、 $\text{AsF}_3$ 、 $\text{AsCl}_3$ 、 $\text{AsBr}_3$ 、 $\text{AsF}_5$ 、 $\text{SbH}_3$ 、 $\text{SbF}_3$ 、 $\text{SbF}_5$ 、 $\text{SbCl}_3$ 、 $\text{SbCl}_5$ 、 $\text{BiH}_3$ 、 $\text{BiCl}_3$ 、 $\text{BiBr}_3$ 等も挙げることができる。特に $\text{PH}_3$ 、 $\text{PF}_3$ が適している。また前記ガス化し得る化合物を $\text{H}_2$ 、 $\text{He}$ 、 $\text{Ne}$ 、 $\text{Ar}$ 、 $\text{Xe}$ 、 $\text{Kr}$ 等のガスで適宜希釈して成膜室に導入しても良い。

#### 【0020】

【実施例】以下、本発明の実施例を示すが、本発明はこれらの実施例によって何ら限定されるものではない。

〔実施例1〕この実施例では、図1に示した構成の本発明の堆積膜形成製造装置を用いて、ステンレスの長尺基板上にアモルファスシリコンゲルマニウム半導体膜を堆積形成した。図1に示した装置において、先ず、長さ500mm、幅356mm、厚さ0.15mmのステンレス基板(SUS430-BA)を、不図示の巻き出し室のコイル状に巻かれたボビンから真空容器107を貫通し、不図示の巻き取り室のボビンにコイル状に巻き取られるようにセットした。次に、真空容器107と巻き出し室、巻き取り室の内部を各々排気手段により1Pa以下に一度真空排気した。引き続き排気を行いながら、真空容器内部の成膜室101に不図示のガス供給手段に接続されたガス導入管からHeガスを100sccm導入し、排気手段の排気能力を調整することで各真空容器の内圧を100Paに維持した。この状態で、巻き取り室のボビンに接続された不図示の基板搬送機構により、長尺基板が毎分600mmの移動速度で連続的に移動するようにした。次いで、成膜室101に設けた不図示の基板加熱ヒータにより、成膜室内で移動する長尺基板103が所定の温度になるように加熱した。成膜室101で基板103が均一に加熱されたら、引き続き加熱しつつ、Heガスの導入を停止し、ガス導入管へのガスを $\text{SiH}_4$ および $\text{GeH}_4$ を含む原料ガスに切り替えた。尚、 $\text{SiH}_4$ と $\text{GeH}_4$ 放電による分解率が異なり、 $\text{GeH}_4$ は $\text{SiH}_4$ に比較して低い高周波電力密度でも分解し易い。次に、高周波電源(VHF発振器)108からマッチング回路109を介し、成膜室101の外部の分岐点112で2つに分割した後アンテナ102a、102bにVHF高周波電力を供給し、成膜室内部にグロー放電を発生させ、原料ガスをプラズマ分解して、連続的に移

動する帯長尺基板 103 上にアモルファスシリコンゲルマニウム半導体膜を堆積させた。表 1 に成膜室における堆積膜形成条件を示す。

\* 【0021】

【表 1】

\*

堆積膜	非単結晶シリコンゲルマニウム
堆積膜厚	300nm
基板移動速度	600mm/min.
成膜室基板移動方向長さ	750mm
アンテナ本数	2本
アンテナ長手方向	↓基板移動方向、↓ガス流れ方向
VHF電力	1500W
原料ガス流量	SiH <sub>4</sub> =200sccm GeH <sub>4</sub> =200sccm H <sub>2</sub> =800sccm
基板温度	330℃
圧力	3Pa
平均堆積速度	4nm/sec.

このような膜堆積を長尺基板の長さ 400m にわたって連続的に行った後、成膜室 101 への高周波電力の供給と、原料ガスの導入と、長尺基板の加熱とを停止し、各室内を十分にパージし、長尺基板と装置内部を充分冷却した後、装置を大気開放し、巻き取り室のポビンに巻かれた膜が堆積された長尺基板を取り出した。長尺基板上に堆積した膜の基板幅方向の膜厚分布を触針式の段差測定器によって測定したところ、基板幅 356mm にわたり堆積膜の膜厚は±5%の範囲に入っており、基板幅方向に高い膜厚均一性が得られていると確認された。また、本発明の装置で形成した半導体堆積膜の上に、半透明電極として膜厚 5nm の Cr 薄膜を直径 6mm に公知の電子ビーム蒸着法で形成し、ステンレス基板と Cr 電極間で堆積膜の暗状態と、AM1.5、100mW/cm<sup>2</sup> 照射状態における膜厚方向の導電率の分布を測定した。尚、Cr の半透明膜の可視波長における光透過率は約 50% であった。その結果、基板幅 356mm にわたり堆積膜の暗導電率は±15%の範囲に入っており、基板幅方向に高い膜特性の均一性が得られていると確認された。また、光照射状態の導電率から、本発明の装置、方法で基板を移動させながら形成した堆積膜が、基板を移動させずに形成した場合に得られる堆積膜の最も良好な特性の良好な部分の特性値の±15%以内の良好な  $\eta \mu \tau$  (電子正孔対生成率×移動度×ライフタイム) を有することが確認された。

【0022】[実施例 2] この実施例では、図 2 に示した構成の本発明の堆積膜形成製造装置を用いて、高周波電力の分割を成膜空間外の真空容器内で行なう様にした以外は実施例 1 と同様にして、ステンレスの長尺基板上

にアモルファスシリコンゲルマニウム膜を堆積形成した。長尺基板上に堆積した膜の基板幅方向の膜厚分布を触針式の段差測定器によって測定したところ、基板幅 356mm にわたり堆積膜の膜厚は±5%の範囲に入っており、基板幅方向に高い膜厚均一性が得られていると確認された。また、本発明の装置で形成した半導体堆積膜の上に、半透明電極として膜厚 5nm の Cr 薄膜を直径 6mm に公知の電子ビーム蒸着法で形成し、ステンレス基板と Cr 電極間で堆積膜の暗状態と、AM1.5、100mW/cm<sup>2</sup> 照射状態における膜厚方向の導電率の分布を測定した。尚、Cr の半透明膜の可視波長における光透過率は約 50% であった。その結果、基板幅 356mm にわたり堆積膜の暗導電率は±15%の範囲に入っており、基板幅方向に高い膜特性の均一性が得られていると確認された。また、光照射状態の導電率から、本発明の装置、方法で基板を移動させながら形成した堆積膜が、基板を移動させずに形成した場合に得られる堆積膜の最も良好な特性の良好な部分の特性値の±15%以内の良好な  $\eta \mu \tau$  (電子正孔対生成率×移動度×ライフタイム) を有することが確認された。

【0023】[実施例 3] この実施例では、図 1 に示した構成の本発明の堆積膜形成製造装置を用いて、堆積する半導体膜をアモルファスシリコンにした以外は実施例 1 と同様にして、ステンレスの長尺基板上にアモルファスシリコン膜を堆積形成した。表 2 に成膜室における堆積膜形成条件を示す。

【0024】

【表 2】



堆積膜	非単結晶シリコン
堆積膜厚	300nm
基板移動速度	600mm/min.
成膜室基板移動方向長さ	750mm
アンテナ本数	2本
アンテナ長手方向	⊥基板移動方向、⊥ガス流れ方向
VHF電力	1600W
原料ガス流量	SiH <sub>4</sub> = 400sccm
	H <sub>2</sub> = 800sccm
基板温度	330℃
圧力	3Pa
平均堆積速度	4nm/sec.

長尺基板上に堆積した膜の基板幅方向の膜厚分布を触針式の段差測定器によって測定したところ、基板幅 356 mm にわたり堆積膜の膜厚は ± 3 % の範囲に入っており、基板幅方向に高い膜厚均一性が得られていると確認された。また、本発明の装置で形成した半導体堆積膜の上に、半透明電極として膜厚 5 nm の Cr 薄膜を直径 6 mm に公知の電子ビーム蒸着法で形成し、ステンレス基板と Cr 電極間で堆積膜の暗状態と、AM1.5、100 mW/cm<sup>2</sup> 光照射状態における膜厚方向の導電率の分布を測定した。尚、Cr の半透明膜の可視波長における光透過率は約 50 % であった。その結果、基板幅 356 mm にわたり堆積膜の暗導電率は ± 10 % の範囲に入っており、基板幅方向に高い膜特性の均一性が得られていると確認された。また、光照射状態の導電率から、本\*

\* 発明の装置、方法で基板を移動させながら形成した堆積膜が、基板を移動させずに形成した場合に得られる堆積膜の最も良好な特性の良好な部分の特性値の ± 15 % 以内の良好な  $\eta \mu \tau$  (電子正孔対生成率 × 移動度 × ライフタイム) を有することが確認された。

【0025】 [実施例 4] この実施例では、図 1 に示した構成の本発明の堆積膜形成製造装置を用いて、堆積する半導体膜をアモルファス炭化シリコンにした以外は実施例 1 と同様にして、ステンレスの長尺基板上にアモルファス炭化シリコン膜を堆積形成した。表 3 に成膜室における堆積膜形成条件を示す。

【0026】

【表 3】

堆積膜	非単結晶炭化シリコン
堆積膜厚	300nm
基板移動速度	600mm/min.
成膜室基板移動方向長さ	750mm
アンテナ本数	2本
アンテナ長手方向	⊥基板移動方向、⊥ガス流れ方向
VHF電力	1600W
原料ガス流量	SiH <sub>4</sub> = 320sccm
	CH <sub>4</sub> = 80sccm
	H <sub>2</sub> = 800sccm
基板温度	330℃
圧力	3Pa
平均堆積速度	4nm/sec.

長尺基板上に堆積した膜の基板幅方向の膜厚分布を触針式の段差測定器によって測定したところ、基板幅 356 mm にわたり堆積膜の膜厚は ± 5 % の範囲に入っており、基板幅方向に高い膜厚均一性が得られていると確認された。また、本発明の装置で形成した半導体堆積膜の上に、半透明電極として膜厚 5 nm の Cr 薄膜を直径 6 mm に公知の電子ビーム蒸着法で形成し、ステンレス基板と Cr 電極間で堆積膜の暗状態と、AM1.5、100 mW/cm<sup>2</sup> 光照射状態における膜厚方向の導電率の分布を測定した。尚、Cr の半透明膜の可視波長における光透過率は約 50 % であった。その結果、基板幅 356 mm にわたり堆積膜の暗導電率は ± 15 % の範囲に入っており、基板幅方向に高い膜特性の均一性が得られていると確認された。また、光照射状態の導電率から、本

発明の装置、方法で基板を移動させながら形成した堆積膜が、基板を移動させずに形成した場合に得られる堆積膜の最も良好な特性の良好な部分の特性値の ± 15 % 以内の良好な  $\eta \mu \tau$  (電子正孔対生成率 × 移動度 × ライフタイム) を有することが確認された。

【0027】 [実施例 5] この実施例では、図 1 に示した構成の本発明の堆積膜形成製造装置を用いて、印加する高周波電力の周波数を 500 MHz に変えた以外は実施例 1 と同様にして、ステンレスの長尺基板上にアモルファスシリコンゲルマニウム膜を堆積形成した。長尺基板上に堆積した膜の基板幅方向の膜厚分布を触針式の段差測定器によって測定したところ、基板幅 356 mm にわたり堆積膜の膜厚は ± 5 % の範囲に入っており、基板幅方向に高い膜厚均一性が得られていると確認された。



また、本発明の装置で形成した半導体堆積膜の上に、半透明電極として膜厚 5 nm の Cr 薄膜を直径 6 mm に公知の電子ビーム蒸着法で形成し、ステンレス基板と Cr 電極間で堆積膜の暗状態と、AM1.5、100 mW/cm<sup>2</sup> 光照射状態における膜厚方向の導電率の分布を測定した。尚、Cr の半透明膜の可視波長における光透過率は約 50% であった。その結果、基板幅 356 mm にわたり堆積膜の暗導電率は ±15% の範囲に入っており、基板幅方向に高い膜特性の均一性が得られていると確認された。また、光照射状態の導電率から、本発明の装置、方法で基板を移動させながら形成した堆積膜が、基板を移動させずに形成した場合に得られる堆積膜の最も良好な特性の良好な部分の特性値の ±15% 以内の良好な  $\eta \mu \tau$  (電子正孔対生成率 × 移動度 × ライフタイム) を有することが確認された。

#### 【0028】

【発明の効果】以上説明したように、本発明によれば、VHF 周波数の高周波電力を基板移動方向に成膜空間内の複数箇所から印加し、基板上に半導体膜を堆積するように構成することによって、VHF 周波数の高周波を用いたプラズマ CVD 法による前述した従来のものにおける課題を克服して、大面積にわたって高速に、高品質で優れた均一性を有し、欠陥の少ない優れた特性を有する堆積膜を形成することが可能な堆積膜形成方法および堆積膜形成装置を実現することができる。

#### 【図面の簡単な説明】

【図 1】本発明の堆積膜形成装置の構成の一例を示す模式的断面図である。

【図 2】本発明の堆積膜形成装置の構成の他の一例を示す模式的断面図である。

【図 3】(a) ~ (c) は本発明の堆積膜形成装置の構成の他の一例を示す模式的断面図である。

【図 4】(a) は堆積膜形成装置の構成の一例を示す模式的断面図であり、(b) はその基板搬送方向に対する \*

\* 堆積速度の分布を示すグラフである。

【図 5】(a) は堆積膜形成装置の構成の他の一例を示す模式的断面図であり、(b) はその基板搬送方向に対する堆積速度の分布を示すグラフである。

【図 6】(a) は堆積膜形成装置の構成の他の一例を示す模式的断面図であり、(b) はその基板搬送方向に対する堆積速度の分布を示すグラフである。

【図 7】従来の堆積膜形成装置の構成の一例を示す模式的断面図である。

【図 8】従来の堆積膜形成装置の構成の他の一例を示す模式的断面図である。

#### 【符号の説明】

101、201、401、501、601、701、801：成膜室

102a、102b、202a、202b、402、502a、502b、602a、602b、704a、704b、804a、804b：アンテナ

102c、202c、802c：導電性部材

103、203、403、503、603、703、803：基板

104、204、404、504、604、704、804：原料ガスの導入方向

105、205、405、505、605、705、805：ガスの排気方向

106、206、406、506、606、706、806：基板の移動方向

107、207、807：真空容器

108、208、708a、708b、808：高周波電源

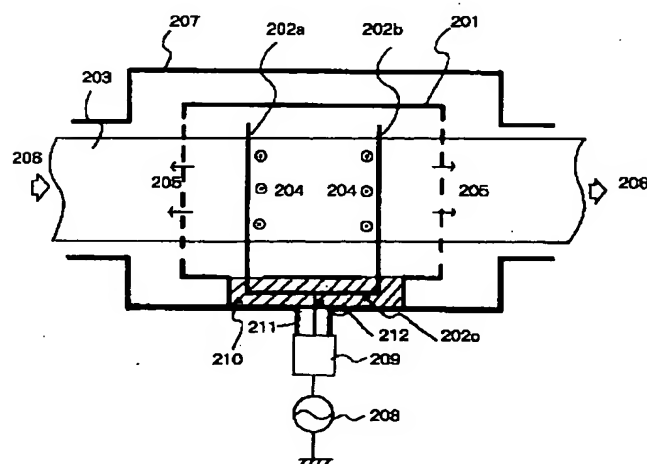
109、209、709a、709b、809：マッチング回路

110、210、710、810：絶縁部材

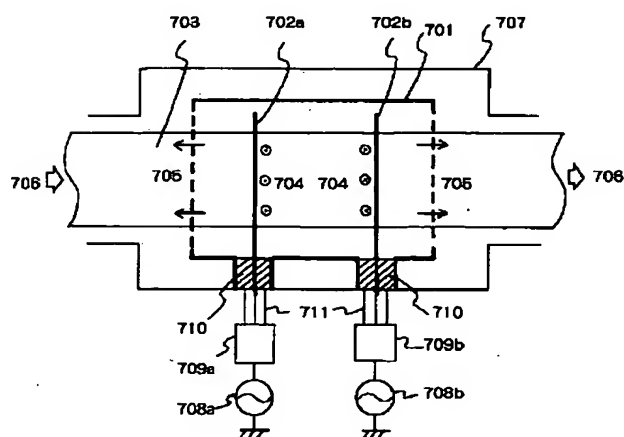
111、211、711、811：シールドボックス

112、212、812：分岐点

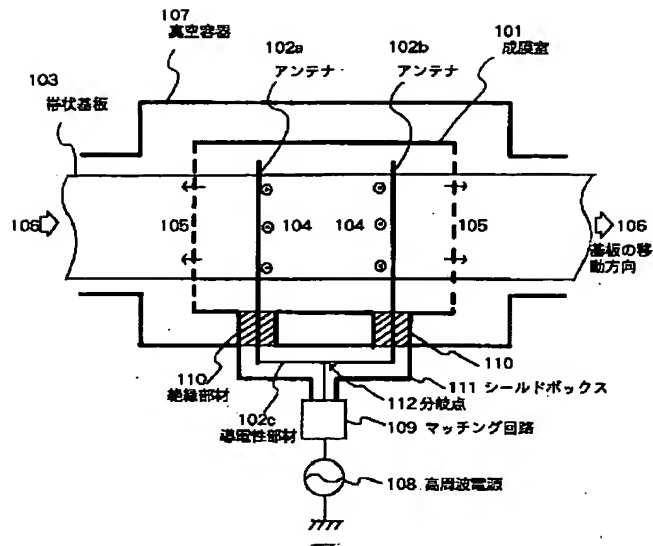
【図 2】



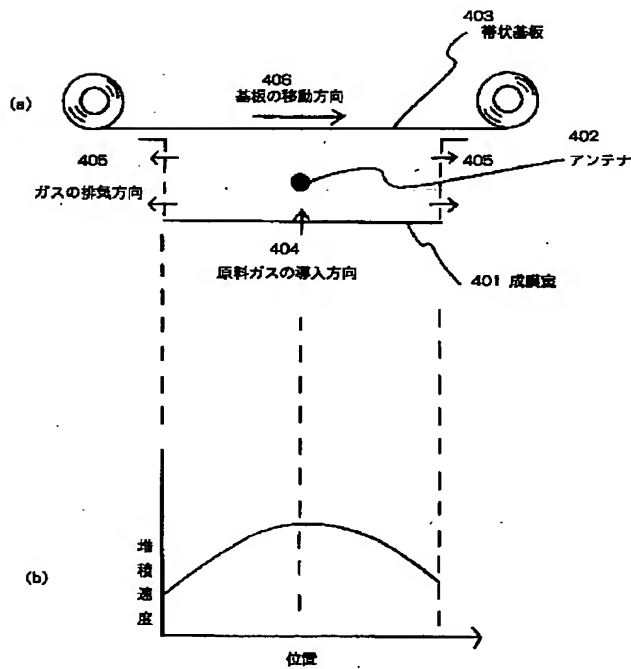
【図 7】



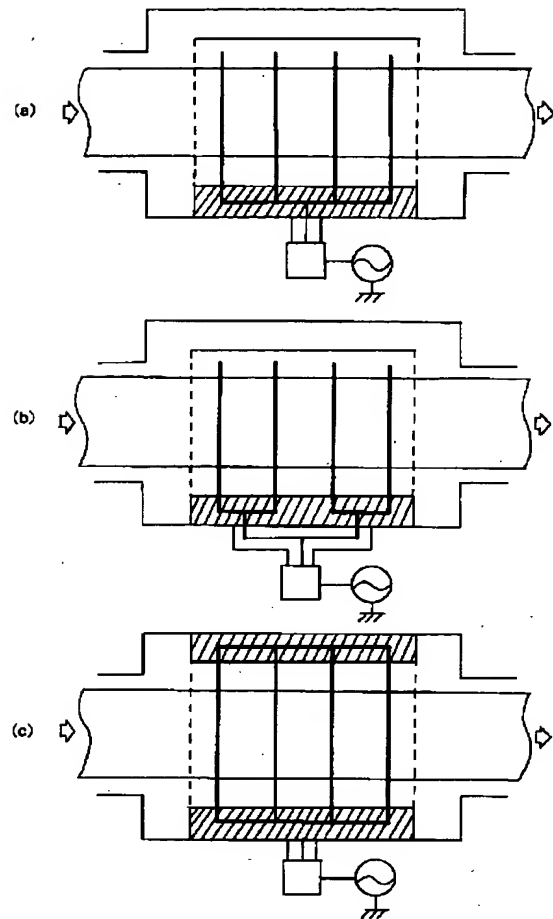
【図1】



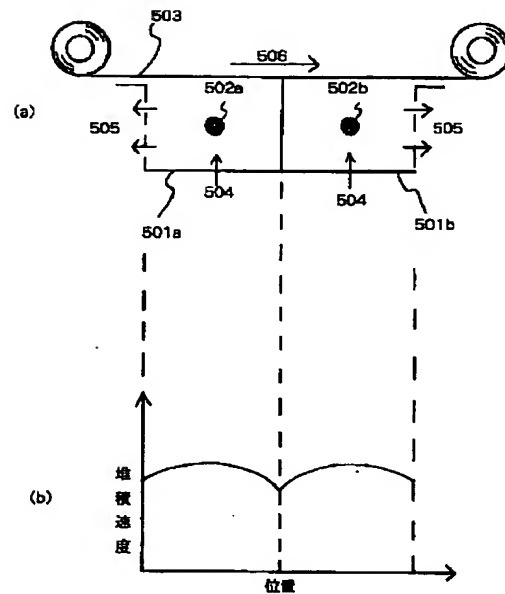
【図4】



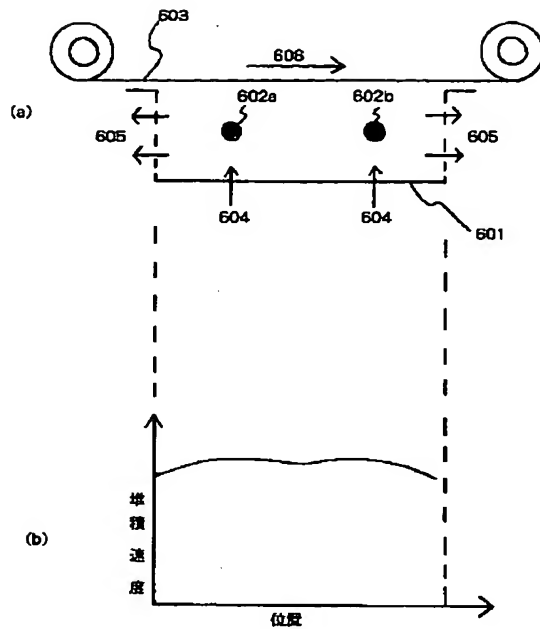
【図3】



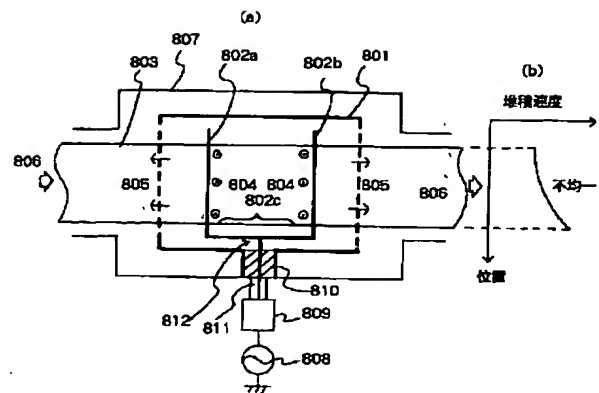
【図5】



【図6】



【図8】



フロントページの続き

(72)発明者 幸田 勇蔵  
 東京都大田区下丸子3丁目30番2号 キヤ  
 ノン株式会社内  
 (72)発明者 澤山 忠志  
 東京都大田区下丸子3丁目30番2号 キヤ  
 ノン株式会社内

(72)発明者 金井 正博  
 東京都大田区下丸子3丁目30番2号 キヤ  
 ノン株式会社内

Fターム(参考) 2H068 DA23 DA80 EA25 EA30  
 4K030 AA06 BA29 BA30 BA37 BB04  
 CA17 FA03  
 5F045 AA08 AB01 AB04 AC01 AC02  
 AC03 AC05 AC19 AD07 AE17  
 AF10 BB02 BB12 CA13 DP22  
 EH02 EH04